

Bearbeiter    Offen  
Zeitraum    Ab Sofort



Typ            Masterarbeit  
Thema        **Implementierung eines Modulationsalgorithmus  
in einen Echtzeitsimulator (RTDS) auf FPGA-Basis**



Betreuer     M. Sc. Michael Richter

Für die korrekte Betriebsweise von Multilevel-Umrichtern sind unterhalb der Leistungs- und Stromregelung Modulationsalgorithmen von essentieller Bedeutung. Diese übernehmen die korrekte Stellung der Zweigreferenzspannungen und gewährleisten das interne Submodul-Balancing, d.h. den Energieausgleich zwischen den Submodulen. Der Lehrstuhl EES besitzt einen Hochleistungs-Echtzeitsimulator, mit dem eine sehr detaillierte Nachbildung von Multilevel-HGÜ Systemen auf Voll- und Halbbrückenbasis für FPGA-MMC-Einheiten möglich ist.

Ziel dieser Arbeit ist es, ein aus einer vorangegangenen studentischen Arbeit erarbeitetes Modulationsschema in eine bereits von RTDS existierende FPGA-Schnittstelle zu integrieren. Hierfür soll zunächst das in Simulink vorliegende Modulationsschema analysiert sowie die von RTDS bereitgestellte Modulationschnittstelle in XILINX analysiert werden. Im Anschluss sollen notwendige Anpassungen für den Export mit der MATLAB-Toolbox VHDL-Coder, der für die FPGA-Programmierung notwendig ist, durchgeführt werden. Im Anschluss soll die Modulation in einem bereits vorhandenen MMC-HGÜ Modell in RSCAD getestet und geprüft werden.

